

УДК 004.27

DOI <https://doi.org/10.32782/2663-5941/2023.3.1/28>**Лемешко А.В.**

Державний університет телекомунікацій

Антоненко А.В.

Державний університет телекомунікацій

Петрик А.В.

Державний університет телекомунікацій

Миронов С.О.

Державний університет телекомунікацій

НЕЙРОМОРФНІ СИСТЕМИ ЯК ІНСТРУМЕНТ РЕАЛІЗАЦІЇ ШТУЧНОГО ІНТЕЛЕКТУ

Стаття присвячена огляду проектування нейроморфних систем, здатних імітувати роботу біологічних нейронів та синапсів, моделювати когнітивні процеси людського мозку, розглядається як один із ключових напрямків у сфері штучного інтелекту. У статті розкрито дослідження, спрямовані на розвиток нових обчислювальних парадигм та апаратну реалізацію моделей нейронних мереж, що переходять на новий етап – досягнутий у світі технологічний рівень дозволяє створювати системи на кристалі, містять мільйони штучних нейронів та синапсів. З'ясовано, що сьогодні проекти в галузі нейроморфних чіпів ведуться багатьма світовими гравцями – від технологічних гігантів до стартапів. Нейроморфні системи є важливим напрямком розвитку штучного інтелекту, оскільки вони дозволяють імітувати роботу біологічних нейронів та синапсів і моделювати когнітивні процеси людського мозку. Дослідження, спрямовані на розвиток нових обчислювальних парадигм та апаратної реалізації моделей нейронних мереж, дозволяють створювати системи на кристалі, які містять мільйони штучних нейронів та синапсів. Це відкриває нові можливості для створення інтелектуальних систем, здатних до виконання складних завдань у реальному часі. З'ясовано, що принцип побудови нейроморфних систем полягає у тому, що вони повинні імітувати роботу біологічного мозку, використовуючи властивості нейронів та синапсів. Для цього необхідно забезпечити взаємодію між нейронами та синапсами, що досягається за допомогою мережі електронних компонентів, що дозволяє передавати сигнали між нейронами та синапсами. Визначено, що нейроморфні системи можуть бути побудовані на базі різних матеріалів, наприклад, на кремнієвих чіпах, що дозволяє отримати велику кількість нейронів та синапсів на одному чіпі. Одним із найважливіших викликів для розробників нейроморфних систем є реалізація ефективних методів навчання нейронних мереж. Визначено, що традиційні методи машинного навчання, такі як зворотне поширення помилок, можуть не бути ефективними для нейроморфних систем, оскільки вони потребують великої кількості обчислень. У статті розглянуто загальні принципи побудови нейроморфних систем та способи реалізації нейронних мереж, представлений огляд перспективних проектів у галузі нейроморфних обчислень.

Ключові слова: мемристор, нейронна мережа, нейроморфні системи, штучний інтелект, фонейманівські процесори, синапси.

Постановка проблеми. Протягом кількох останніх десятиліть основною обчислювальною моделлю для переважної більшості комп'ютерних систем служила архітектура фон Неймана. У цій архітектурі пам'ять та центральний процесор спілкуються один з одним через шину даних, що обмежує продуктивність системи, особливо у додатках з інтенсивним використанням даних. Дедалі ширше використання алгоритмів машинного навчання, що потребують обробки величез-

них масивів даних, і також фізичні обмеження технології змушують шукати альтернативу процесорам із класичною архітектурою для створення систем зі штучним інтелектом [1–4].

На відміну від послідовних систем, до яких належать фонейманівські процесори, в людському мозку обробка інформації проводиться зовсім інакше. Кожен із майже 100 млрд нейронів обробляє інформацію незалежно, працюючи паралельно з іншими нейронами та отримуючи

сигнали від них через синапси – зв'язок між нейронами з пам'яттю. На цьому принципі будують штучні аналоги біологічного мозку – нейроморфні системи (рис. 1). Апаратна реалізація нейроморфних систем дозволяє кардинально підвищити обчислювальну потужність за рахунок паралельної обробки даних на безлічі процесорах. Сьогодні з розвитком субмікронних та нанотехнологій створення таких систем стає все більш реальним завданням [5–7].

Розглядаються системи, що містять як штучні нейрони кілька десятків тисяч і навіть мільйонів процесорних ядер. При цьому структура кожного процесора-нейрону простіша, ніж традиційного процесорного ядра, але за рахунок їх величезної кількості функціональність системи суттєво зростає [8]. Слід зважати на ще один важливий фактор – енергоспоживання. Сьогодні основною проблемою мобільних і периферійних пристроїв є жорстко обмежені бюджети споживаної потужності. Можливості традиційних обчислювальних архітектур з погляду зниження споживання незначні. Відповіддю може стати більш ефективна паралельна архітектура у поєднанні із можливістю навчання [9, 10].

Дуже важливою є також можливість системи працювати автономно, без постійного обміну інформацією з віддаленим сервером або хмарою, оскільки це знижує безпеку та швидкодію системи. Тому бажано створити нейроморфну систему, що самонавчається, здатну обробляти дані локально, всередині пристрою [11].

Аналіз останніх джерел. Для подальшого розвитку систем штучного інтелекту потрібно впро-

ваджувати зміни в архітектурі, як і програмного, так і апаратного забезпечення. На теперішній момент ми підбираємося до межі можливостей класичних напівпровідникових електронних пристроїв. Мемристор є одним з найперспективніших напрямків для розвитку в сфері апаратного забезпечення [12–14].

Питанням створення нейроморфних процесорів на основі мемристорів займається багато вчених у всьому світі. Наразі вже розроблена велика кількість різних концепцій даної архітектури, написано багато наукових статей: Чжоу Пен (Zhou Peng), Донг-Ук Чой (Dong-Uk Choi), Джейсон Камран Ешрагян (Jason Kamran Eshraghian) та Сун-Мо Стів Кан (Sung-Mo Steve Kang) “Повністю мемристична нейронна мережа з неконтрольованим навчанням (A Fully Memristive Spiking Neural Network with Unsupervised Learning)”, Рейтер Філіп (Reiter Philippe), Г. Р. Хоце (G. R. Jose), Спиридон Бізмпікіс (Spyridon Bizmpikis) та Іонела-Анкута Цирхіла (Ionela-Ancuta Cîrjila) “Нейроморфна обробка та зондування: еволюційний прогрес штучного інтелекту до спайкування (Neuromorphic Processing and Sensing: Evolutionary Progression of AI to Spiking)”, Кім Сін Джу (Kim Seung Ju), Санг Бум Кім (Sang Bum Kim) та Хо Вон Чан (Ho Won Jang) “Конкуруючі мемристори для обчислень, натхненних мозком (Competing memristors for brain-inspired computing)” та ін. і книг: Бен Абдалла (Ben Abdallah), Абдеразек і Кхан Н. Данг (Abderazek, та Khanh N. Dang) “Принципи та організація нейроморфних обчислень (Neuromorphic computing principles and organization)”, даний напрямок комп'ютерної

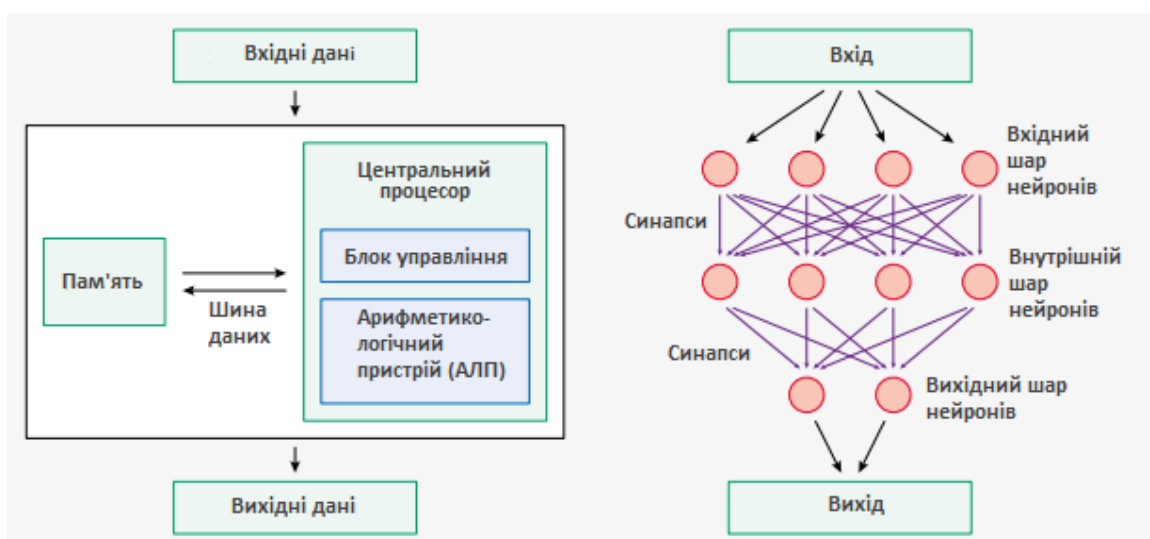


Рис. 1. Архітектура (фон Неймана – зліва; нейроморфна архітектура – справа)

інженерії активно розвивається, було показано вже багато робочих прототипів від: Intel, IBM, Toshiba, Qualcomm. Хоча комерційних зразків процесорної техніки з застосуванням мемристорів ще немає, але дана технологія активно розвивається [4–20].

Метою роботи є обґрунтування та доведення потенційної користі та перспектив розробки нейроморфних систем для подальшого розвитку в напрямку штучного інтелекту.

Об'єкт дослідження – методи впровадження мемристорів для створення нейроморфних систем.

Предмет дослідження – модельні нейроморфних систем.

Основне завдання - розглянути апаратні шляхи розвитку в системах штучного інтелекту, пояснити основні принципи роботи нейроморфних процесорів та показати сучасні проекти в області нейроморфних систем.

Виклад основного матеріалу. Ключовий інструмент реалізації нейроморфних обчислень – штучні нейронні мережі (ШНМ), які є математичними моделями, засновані на принципах побудови людського мозку. На сьогоднішній день можна виділити три покоління у розвитку ШНМ. Нейронні мережі першого покоління будували на основі порогового нейрона Макалока - Пітса або одношарового перцептронну, мали бінарні входи та виходи. Потім з'явилися нейронні мережі на основі багатшарового перцептронну, а також мережі Кохонена, мережі Хопфілда, радіальні базові мережі та ін [21, 22].

Мережі третього покоління – це мережі глибокого навчання та спайкові (імпульсні) нейронні мережі. Мережі глибокого навчання містять велику кількість шарів, кожен з яких відповідає за свою функцію обробки окремого елемента вхідних даних. Кожен окремий елемент мережі має множинні вхідні зв'язки від елементів попереднього шару. Мережі глибокого навчання дозволяють не тільки виділяти окремі складні об'єкти, а й приймати рішення з урахуванням ієрархічних взаємозв'язків з-поміж них.

Найреалістичнішою з точки зору фізіології роботи мозку моделлю ШНМ є спайкова нейронна мережа (СНМ), в якій нейрони обмінюються короткими імпульсами (спайками) однакової амплітуди. Ця модель ШНМ відома досить давно, але тільки зараз вона стала досить широко використовуватися для вирішення прикладних завдань. СНМ принципово відрізняється від нейронних мереж другого покоління, що використовуються аналітиками даних. Така мережа замість значень, що без-

перервно змінюються в часі, оперує дискретними подіями, що відбуваються у певні моменти часу. Мережа отримує на входи серію імпульсів та видає імпульси на виході. Перевага СНМ полягає в тому, що імпульсний підхід дозволяє оперувати даними, враховуючи відстані між нейронами та тривалість поширення сигналу, тобто в контексті простору та часу. Тому СНМ краще імітують роботу мозку, ніж перцептронні, і краще пристосовані для обробки даних від датчиків [23].

На рис. 2 показаний процес збудження та переходу в стан спокою біологічного нейрона. Як тільки потенціал на мембрані нейрона досягає певної величини, нейрон реагує на це, передаючи імпульс, а мембрана набуває вихідного потенціалу. Сформована послідовність спайків передається через синапси до інших нейронів. Для опису цього процесу використовуються різні моделі, у тому числі модель Ходжкіна – Хакслі, модель «інтегрувати-і-спрацювати» (integrate-and-fire) та її різновид – «інтегрувати-спрацювати з витокми», що моделює витік мембранного потенціалу (leaky integrate-and-fire, LIF), а також інші моделі.



Рис. 2. Процес активування спайків нейрона

Основна властивість синапсу, що з'єднує нейрони, - довготривала пластичність, тобто зміна провідності синапсу при впливі сигналу та зберігання цього стану. Як варіанти реалізації штучного синапсу в різний час розглядалися транзистори з плаваючим затвором, комірки статичної пам'яті (RAM), різні технології енергонезалежної пам'яті: флеш-пам'ять, пам'ять на основі фазового переходу, сегнетоелектрична пам'ять (FeRAM), магніторезистивна пам'ять (MRAM) та ін [24].

Найбільш перспективним підходом сьогодні вважається використання як синапс мемристора – енергонезалежного елемента, який відноситься до класу елементів резистивної пам'яті (ReRAM).

Мемристор представляє собою резистор з ефектом пам'яті, опір якого змінюється під дією електричного поля і пройденого заряду. Чим більше пройшов заряд, тим більше змінився опір. Причому в залежності від полярності струму, що протікає, він може змінюватися як у більшу, так і меншу сторону. За рахунок цього реалізується пластичність синапсу, яка виражається у зміні ефективності передачі сигналу під дією самого сигналу, що проходить через синапс.

На основі мемристорів може бути досягнуто більш висока щільність розміщення елементів на чіпі, ніж на транзисторних синапсах. Використовуючи нанотехнології можна зменшити цей елемент до одиниць нанометрів. Крім того, при використанні мемристивних пристроїв можна досягти істотного зниження енергоспоживання, оскільки для підтримки свого поточного стану мемристор не витрачає енергію [25].

Важливою перевагою мемристорів є сумісність із технологією, що дозволяє розміщувати осередки пам'яті на одному кристалі з іншими ланцюгами. Можлива також реалізація 3D-інтегрованих структур на основі мемристивної мережі.

Конструктивно мемристор є структурою «метал – діелектрик – метал». Можливе уніполярне, біполярне та компліментарне перемикавання такої структури. Розроблено різні типи мемристорів із поєднанням різних матеріалів, зміна опору у яких відбувається за рахунок різних фізичних ефектів. Наприклад, у мемристорі на основі оксиду титану перемикавання елемента з одного стану провідності до іншого реалізується за рахунок дрейфу вакансії кисню. У Національному дослідному центрі ведуться дослідження можливості використання мемристорів з органічних матеріалів, зокрема на основі поліаніліну (синтетичного полімеру), в якому перемикавання між станами провідності відбувається за електрохімічної реакції окислення – відновлення [26].

На сьогоднішній день залишається ще чимало невирішених технічних проблем, пов'язаних з мемристорами: необхідно оптимізувати (зменшити) керуючу напругу, покращити відтворюваність характеристик перемикавання, досконально вивчити механізм перемикавання. Перші спроби створення штучних нейронних систем робилися ще наприкінці минулого століття, але за останні 10–15 років дослідження у цій галузі вийшли на новий рівень та була створена інфраструктура для подальшого розвитку цього напрямку [27].

Типи нейроморфних систем, що розробляються, умовно можна розділити на три категорії:

- системи з попереднім навчанням без можливості змінювати свої параметри у процесі розв'язання задачі;

- система з попереднім навчанням з можливістю змінювати деякі свої параметри в процесі вирішення завдань, наприклад, змінювати ваги зв'язків, включати або вимикати зв'язки та ін;

- система із можливістю змінювати свої параметри у процесі вирішення завдання, у тому числі структуру зв'язків та кількість нейронів (що не виключає можливості попереднього навчання).

Один із найбільших проектів здійснюється компанією IBM і рядом провідних університетів США на замовлення Управління перспективних досліджень та розробок міністерства оборони США (DARPA). У рамках цього проекту, який називається SyNAPSE (Systems of Neuromorphic Adaptive Plastic Scalable Electronics), у 2014 році був створений нейронний процесор TrueNorth, що реалізує спайкову нейронну мережу [28].

Для процесора TrueNorth було розроблено спеціальну подієво-залежну асинхронну архітектуру. Основою чіпа є нейросинаптичне ядро, що містить обчислювальні елементи та пам'ять в якості нейронів та синапсів (рис. 3).

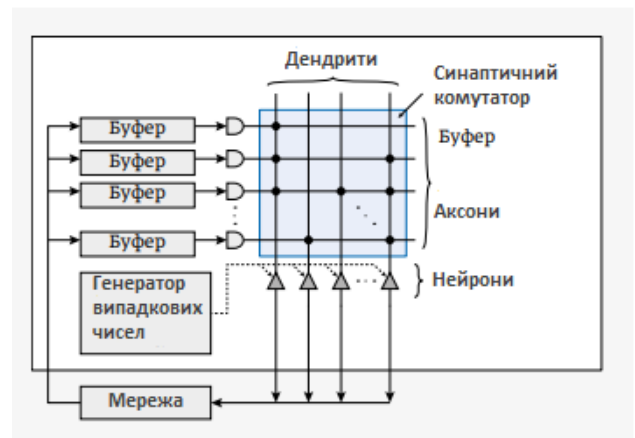


Рис. 3. Блок-схема нейросинаптичного ядра процесора TrueNorth

TrueNorth містить 5,4 млрд транзисторів, що дозволило реалізувати 1 млн нейронів та 256 млн синапсів. Архітектура чіпа є масивом з 4096 нейросинаптичних ядер, організованих за схемою 64×64. Чіп виготовлений за 28-нм технологічним процесом компанії Samsung і займає площу 430 мм², споживаючи у стандартному режимі близько 100 мВт. Кожне ядро в архітектурі TrueNorth має локальну пам'ять, що зберігає параметри нейрона, синаптичні ваги та відомості про маршрутизацію імпульсів. Недолік, властивий фонейманівській архітектурі, усувається за рахунок розміщення пам'яті та обчислювальних

елементів у тісному сусідстві. Кожне ядро має 256 входів (аксонів) та 256 виходів (нейронів). Аксони поєднуються з будь-якою підмножиною нейронів за допомогою програмованого матричного комутатора 256×256 , який забезпечує зв'язок між будь-яким об'єктом внутрішньої мережі ядра з будь-яким іншим. Кожний нейрон накопичує вхідні сигнали синапсів та їх ваги у змінній високій точності (мембранному потенціалі) та генерує імпульс, коли її значення перевищує певний поріг, що налаштовується окремо для кожного нейрона [29].

Для процесора TrueNorth була розроблена нова модель програмування. На відміну від фонейманівських архітектур, в яких основна пам'ять, що адресується, використовується як для даних, так і для інструкцій, в сильно розподіленій архітектурі TrueNorth немає центральної пам'яті, що адресується, з якої можна було б отримати та декодувати інструкції для виконання в нейронах. Немає у TrueNorth і звичайних керуючих операторів, що дозволяють організувати цикли та забезпечити розгалуження. У зв'язку з цим було створено спеціальне середовище Corelet Programming Environment – інструмент розробника, до якого входять домен-специфічна мова, що дозволяє задавати функціональні мережі нейросинаптичних ядер, бібліотека мереж для типових застосувань, а також інструменти розгортання, тестування та налагодження.

На основі процесора TrueNorth було створено системи різних конфігурацій. Остання розробка – NS16e-4, найбільший на сьогодні нейросинаптичний комп'ютер, що містить 64 млн нейронів та 16 млрд синапсів. Система виконує близько 1011 синаптичних операцій на секунду для одного ват. Її загальна споживана потужність становить 70 Вт, з яких 15 Вт витрачаються всіма 64 процесорами TrueNorth. Для систем на базі процесора TrueNorth співтовариством інженерів було створено безліч додатків для вирішення завдань, пов'язаних із класифікацією, реконструкцією стереозображень, обробкою аудіо, робототехнікою, розпізнаванням об'єктів та жестів у реальному часі, синтезом мови, навчанням нейронних мереж з підкріпленням та ін [30].

Ще один відомий проект у галузі нейроморфних обчислень – Neurogrid, який реалізується у лабораторії Brains in Silicon Стенфордського університету (США). У рамках проекту розроблено аналого-цифровий чіп, що містить 65536 нейронів. Плата, на якій встановлено 16 чіпів, моделює нейронну мережу, що містить 1 млн. нейронів.

У 2014 році компанія Qualcomm, що спеціалізується на розробці процесорів для мобільних систем, представила однокристальний нейронний процесор Zeroth, здатний до самонавчання, отримуючи зворотний зв'язок від довкілля та аналізуючи її. У рамках платформи Smart Protect, що впроваджується компанією Qualcomm, процесор Zeroth планується використовувати для аналізу поведінки шкідливих програм та захисту від них мобільних пристроїв.

У рамках програми Євросоюзу зі створення нейроморфних систем BrainScaleS розроблено аналогоцифровий чіп другого покоління BrainScaleS-2, спроектований за 65-нм нормами. Порівняно з першим поколінням, в новому чіпі додано спеціальну схему, що дозволяє гнучко програмувати алгоритми навчання нейронної мережі на основі пластичності, яка залежить від часу спайка (Spike-TimingDependent Plasticity, STDP), що виконуються на вбудованому мікропроцесорі. Чіп містить аналогову нейронну мережу, що складається з 512 нейронів (побудованих на основі LIF-моделі) та 130 тис. синапсів, для оцифрування даних із синапсів, блоки цифрового управління та комунікацій, а також один або декілька мікропроцесорів загального призначення, що використовуються як блоки обробки пластичності (Plasticity Processing Unit, PPU).

Ще одне рішення для реалізації нейронних мереж пропонує компанія Synopsys. У лінійці процесорів ARC EV (Embedded Vision) пропонується гнучке та енергоефективне рішення для систем комп'ютерного зору на базі згорткових нейронних мереж (convolutional neural network, CNN). CNN – це один із варіантів односпрямованої штучної нейронної мережі для глибинного навчання, яка набула великої популярності завдяки ефективності при вирішенні завдань у таких галузях, як розпізнавання образів, віртуальна або доповнена реальність і напрямок комп'ютерного зору, що стрімко набирає обертів.

Процесори ARC EV 6-ї серії поряд зі скалярним 32-бітним ядром ARC HS також оснащені 512-бітним SIMD/VLIW DSP-процесором та спеціалізованим CNN-модулем. DSP-процесор виконує функції обробки зображень, такі як фільтрація, геометричні перетворення, перетворення кольірних просторів та ін. CNN-модулі відповідають за згортку, сегментацію та класифікацію об'єктів. Кількість CNN-модулів та кількість MAC-пристроїв у кожному CNN-модулі вибираються виходячи зі складності нейронної мережі та вимог щодо продуктивності та споживаної потужності.

Процесори ARC EV6x здатні розвивати продуктивність до 4,5 ТМАС/с та забезпечувати обробку кількох відеопотоків із роздільною здатністю 4К. ARC EV підтримують будь-які типи згорткових мереж, включаючи такі поширені мережі, як AlexNet, VGG-16, GoogLeNet, YOLO, Faster R-CNN, SqueezeNet та ResNet. Особливості реалізації спеціалізованого CNN-модуля полягають у тому, що він здатний обробляти 32-бітні CNN-графи, використовуючи 12-бітові CNN-модулі при збереженні якості розпізнавання і при цьому суттєво знижуючи енерговитрати. ARC EV, реалізований на технології FinFET 16 нм, має енергоефективність 2000 ГМАС/Вт·с.

У 2017 році компанія Intel анонсувала розробку нейроморфного дослідного процесора Loihi, що володіє можливістю навчання в режимі реального часу з використанням різних типів зворотного зв'язку. Чіп, що виготовляється за 14-нм технологією, побудований на базі спайкової нейронної мережі, містить понад 2 млрд транзисторів і включає 130 тис. нейронів і 130 млн синапсів.

Чіп є багатоядерною зі 128 нейроморфними ядрами, оснащену спеціальною програмованою підсистемою навчання на кристалі. Нейроморфні ядра, що містять безліч нейронів, пов'язані між собою і одержують спайки (імпульси) з інших частин мережі. Після того як отримані спайки накопичиться протягом певного періоду часу до встановленого порога, ядро пересилає власні імпульси в підключені нейрони. Попередні спайки підкріплюють один одного і нейронні зв'язки, у той час як наступні спайки перешкоджають з'єднанню, знижуючи можливість з'єднання доти, доки всі дії не будуть зупинені. Крім 128 нейроморфних ядер, чіп містить три керуючих x86-сумісних процесорних ядра Lakemont та комунікаційний інтерфейс, який дозволяє масштабувати систему. Реалізований на кристалі протокол мережі підтримує до 4096 ядер на кристалі та до 16384 чіпів.

Усі нейрони мережі перебувають у локальному стані зі своїм власним набором правил, що впливають на їх еволюцію та час генерації спайків. Взаємодія нейронів повністю асинхронна, носить випадковий характер і залежить від інших нейронів у мережі. Зв'язок між ядрами здійснюється з використанням пакетованих, спайкових та бар'єрних повідомлень (для синхронізації).

Кожне із 128 нейроморфних ядер Loihi містить 1024 блоки примітивів спайкових нейронів, згрупованих у деревоподібні структури. Кожна з цих груп має одні і ті ж вхідні та вихідні з'єднання, конфігурацію та змінні стани, які зберігаються у десяти блоках пам'яті.

Кожне ядро містить підсистему навчання, яку можна програмним способом адаптувати до параметрів мережі в процесі роботи, наприклад налаштувати часові параметри спайків та їх вплив, підтримуючи контрольовані, неконтрольовані, підкріплювальні та інші парадигми, що навчають.

На базі Loihi компанія Intel розробила ряд нейроморфних систем, що містять різну кількість чіпів для масштабування обчислювальних можливостей (табл. 1).

Провідні виробники та наукові організації проводять дослідження нейроморфних систем на базі Loihi у різних додатках. Наприклад, компанія Airbus планує використовувати здатність Loihi до навчання та масштабування в режимі реального часу в області цифрової безпеки для виявлення шкідливих програм. Компанія GE шукає тиме в нейроморфних платформах Intel засіб для оптимізації виробничих процесів. Фахівці компанії Hitachi розраховують за допомогою процесорів Loihi оптимізувати обробку Big Data у таких додатках, як Інтернет речей, мережі датчиків, датчики, розумна міська інфраструктура та ін.

Intel та дослідники з Корнельського університету продемонстрували здатність чіпа Loihi розпізнавати запахи десяти небезпечних хімічних речовин, включаючи ацетон, аміак та метан.

Таблиця 1

Нейроморфні системи з урахуванням чіпа Loihi

Параметри	Нейроморфна система				
	Капоно Вау	Wolf Mountain	Nahuku	Pohoiki Beach	Pohoiki Springs
Виконання	USB-адаптер	Плата	Плата розширення під керуванням ПЛІС Arria 10	Система, що містить дві плати Nahuku	Стійкова система, що містить 24 плати Nahuku
Кількість чіпів	1–2	4	8–32	64	768
Кількість синапсів, млн.	130–260	520	1040–4160	8320	99840
Кількість нейронів, тис.	131-262	524	1048-4194	8388	100663

Потенційно технологію можна використовувати для створення роботів для пошуку зброї, вибухових речовин, наркотиків. Крім того, чіп може бути корисним у медицині при діагностуванні хвороб. Його також можна використовувати для моніторингу довкілля на виробництвах.

У 2018 році австралійська компанія BrainChip представила нейроморфну систему на кристалі Akida, що реалізує спайкову нейронну мережу з позитивним зворотним зв'язком. Чіп містить блок перетворення сигналів від датчиків та інтерфейсів (USB, PCIe, Ethernet та ін.) в масив спайків, які потім у вигляді патернів розміщуються в масиві нейронів на чіпі. Кристал містить 1,2 млн нейронів і 10 млрд синапсів. У рамках сімейства Akida компанія BrainChip пропонує як повністю інтегровані, так і IP-блоки для інтеграції у вбудовані рішення, такі як спеціалізовані ШС. Нейроморфна СНК Akida включає в себе нейронну матрицю та процесор Arm для управління та засобами підтримки системи. СНК Akida також може функціонувати в якості співпроцесора головного комп'ютера, використовуючи вбудований інтерфейс PCIe чи USB3.0. Інтерфейси I3S та I2C призначені для введення даних із датчиків. Вбудований процесор може бути використаний для попередньої обробки даних датчиків в автономному режимі або для створення додаткових методів навчання. Розробка BrainChip орієнтована на широкий спектр граничних додатків, включаючи рішення для інтелектуальних камер, пристроїв розумного будинку, перспективних систем допомоги водієві (ADAS) та автономних транспортних засобів, робототехніки, промислового моніторингу, Інтернету речей та ін.

Висновки. Перехід на нейроморфну архітектуру на основі нової парадигми обчислень без розподілу процесів обробки та зберігання інформації обіцяє дати якісний ефект у вирішенні обчислювальних завдань та наблизити створення систем з так званим «сильним» штучним інтелектом. Згідно з доповіддю дослідницької та консалтингової компанії IndustryARC (Neuromorphic

Sensing and Computing Market Forecast 2020–2025) ринок сенсорних систем та нейроморфних обчислень досягне до 2025 року обсягу 560,4 млн дол., тобто сукупні темпи річного зростання в період з 2020 по 2025 рік становитимуть 84,2%. Це пов'язано зі зниженням попиту на чіпсети з традиційною архітектурою, а також зростаючим інтересом до додатків на основі штучного інтелекту. Ключові гравці на ринку рішень для штучного інтелекту вкладають значні кошти у розвиток нейроморфних систем, щоб підвищити обчислювальні можливості та знизити енергоспоживання.

Основну частку ринку нейроморфних систем займає Північна Америка через наявність у цьому регіоні великих виробників нейроморфних чіпів. Зростанню ринку значною мірою сприяє все ширше використання нейроморфних систем для опрацювання складних алгоритмів. Однією з основних перешкод для зростання світового ринку нейроморфних систем є недостатня кількість та брак інвестицій, що уповільнює розробку реальних додатків. Очікується, що в найближчі роки значне зростання, яке оцінюється приблизно на рівні 98,3%, продемонструє ринок розпізнавання сигналів через затребуваність систем машинного зору та обробки аудіо / відео. Крім того, значні зміни, пов'язані з впровадженням нейроморфних систем, торкнуться таких областей, як аерокосмічні та оборонні системи, автомобільні системи автономного водіння, смартфони, робототехніка, розумні будинки, медичні та телекомунікаційні системи. Крім згаданих у статті IBM, Qualcomm, Synopsys, Intel та BrainChip, розробкою нейроморфних систем сьогодні займаються такі компанії, як Applied Brain Research, Samsung, Hewlett Packard, HRL Laboratories, General Vision, Vicarious, Numenta, і низку стартапів – Aspinity, aiCTX AG та інших. Виходячи з поточної активності гравців ринку в галузі проектування нейроморфних систем можна припустити, що 2023 стане роком масової появи наступного покоління процесорів для штучного інтелекту, заснованих на принципах нейроморфних обчислень.

Список літератури:

1. Chang, Chih-Cheng, Pin-Chun Chen, Teyuh Chou, I-Ting Wang, Boris Hudec, Che-Chia Chang, Chia-Ming Tsai, Tian-Sheuan Chang and Tuo-Hung Hou. "Mitigating Asymmetric Nonlinear Weight Update Effects in Hardware Neural Network Based on Analog Resistive Synapse." IEEE Journal on Emerging and Selected Topics in Circuits and Systems 8 (2017): p.116-124.
2. Zhou, Peng, Dong-Uk Choi, Jason Kamran Eshraghian and Sung-Mo Steve Kang. "A Fully Memristive Spiking Neural Network with Unsupervised Learning." 2022 IEEE International Symposium on Circuits and Systems (ISCAS) (2022): p.634-638.
3. Peng, Hsuan-Tung, Mitchell A. Nahmias, Thomas Ferreira de Lima, Alexander N. Tait and Bhavin J. Shastri. "Neuromorphic Photonic Integrated Circuits." IEEE Journal of Selected Topics in Quantum Electronics 24 (2018): p.1-15.

4. Indiveri, G. and Shih-Chii Liu. "Memory and Information Processing in Neuromorphic Systems." *Proceedings of the IEEE* 103 (2015): p.1379-1397.
5. Твердохліб А.О., Коротін Д.С. Ефективність функціонування комп'ютерних систем при використанні технології блокчейн і баз даних. *Таврійський науковий вісник. Серія: Технічні науки*, 2022, (6)
6. M. S. A. Shawkat, M. M. Adnan, R. D. Febbo, J. J. Murray and G. S. Rose, "A Single Chip SPAD Based Vision Sensing System With Integrated Memristive Spiking Neuromorphic Processing," in *IEEE Access*, vol. 11, p. 11-23.
7. Potok, Thomas E., Catherine D. Schuman, Robert M. Patton, Todd Hylton, Hai Li and Robinson E. Pino. "Neuromorphic Computing, Architectures, Models, and Applications. A Beyond-CMOS Approach to Future Computing, June 29-July 1, 2016, Oak Ridge, TN." (2016).
8. Schuller, Ivan K.. "Neuromorphic Computing : From Materials to Systems Architecture Report of a Roundtable Convened to Consider Neuromorphic Computing." (2016).
9. Цвик О.С. Аналіз і особливості програмного забезпечення для контролю трафіку. *Вісник Хмельницького національного університету. Серія: Технічні науки*, 2023, (1)
10. Reiter, Philippe, G. R. Jose, Spyridon Bizmpikis and Ionela-Ancuta Cîrjila. "Neuromorphic Processing and Sensing: Evolutionary Progression of AI to Spiking." (2020), (2)
11. Serrano-Gotarredona, Teresa, Themistoklis Prodromakis and Bernabé Linares-Barranco. "A Proposal for Hybrid Memristor-CMOS Spiking Neuromorphic Learning Systems." *IEEE Circuits and Systems Magazine* 13 (2013), pp. 74-88.
12. Новіченко Є.О. Актуальні засади створення алгоритмів обробки інформації для логістичних центрів. *Таврійський науковий вісник. Серія: Технічні науки*, 2023 (1)
13. Hu, Miao, Yiran Chen, J. Joshua Yang, Yu Wang and Hai Helen Li. "A Compact Memristor-Based Dynamic Synapse for Spiking Neural Networks." *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* 36 (2017): 1353-1366.
14. Wu, Xinyu, Vishal Saxena and Kehan Zhu. "A CMOS spiking neuron for dense memristor-synapse connectivity for brain-inspired computing." *2015 International Joint Conference on Neural Networks (IJCNN)* (2015), pp. 1-6.
15. Зайцев Є.О. Smart засоби визначення аварійних станів у розподільних електричних мережах міст. *Таврійський науковий вісник. Серія: Технічні науки*, 2022, (5).
16. Querlioz, Damien, Olivier Bichler and Christian Gamrat. "Simulation of a memristor-based spiking neural network immune to device variations." *The 2011 International Joint Conference on Neural Networks* (2011), pp. 1775-1781.
17. Sboev, Alexander, Danila Vlasov, Roman Rybka, Yury Davydov, Alexey Serenko, and Vyacheslav Demin. 2021. "Modeling the Dynamics of Spiking Networks with Memristor-Based STDP to Solve Classification Tasks" *Mathematics* 9, (24).
18. Zhou, Errui, Liang Fang and Binbin Yang. (2018) "Memristive Spiking Neural Networks Trained with Unsupervised STDP." *Electronics* (2).
19. Prezioso, Mirko, Yaojun Zhong, Dmitri Gavrilo, Farnood Merrikh-Bayat, Brian Hoskins, Gina C. Adam, Konstantin K. Likharev and Dmitri B. Strukov. "Spiking neuromorphic networks with metal-oxide memristors." *2016 IEEE International Symposium on Circuits and Systems (ISCAS)* (2016), pp. 177-180.
20. Eryilmaz, Sukru Burc, Siddharth Joshi, Emre O. Neftci, Weier Wan, Gert Cauwenberghs and H.-S. Philip Wong. "Neuromorphic architectures with electronic synapses." *2016 17th International Symposium on Quality Electronic Design (ISQED)* (2016), pp. 118-123.
21. Tang, Zhiri, Yanhua Chen, Shizhuo Ye, Ruihan Hu, Qijun Huang and Sheng Chang. "Fully Memristive Spiking-Neuron Learning Framework and its Applications on Pattern Recognition and Edge Detection." *Neurocomputing* 403 (2019), pp. 80-87.
22. Kim, Yongtae, Yong Zhang and Peng Li. "A Reconfigurable Digital Neuromorphic Processor with Memristive Synaptic Crossbar for Cognitive Computing." *ACM Journal on Emerging Technologies in Computing Systems (JETC)* 11 (2015), pp. 1-25.
23. Huang, Jinqi, Spyros Stathopoulos, Alexander Serb and Themis Prodromakis. "NeuroPack: An Algorithm-Level Python-Based Simulator for Memristor-Empowered Neuro-Inspired Computing." *Frontiers in Nanotechnology* (2022).
24. Sengupta, Abhronil, Maryam Parsa, Bing Han and Kaushik Roy. "Probabilistic Deep Spiking Neural Systems Enabled by Magnetic Tunnel Junction." *IEEE Transactions on Electron Devices* 63 (2016), pp. 2963-2970.
25. Wijesinghe, Parami, Aayush Ankit, Abhronil Sengupta and Kaushik Roy. "An All-Memristor Deep Spiking Neural Computing System: A Step Toward Realizing the Low-Power Stochastic Brain." *IEEE Transactions on Emerging Topics in Computational Intelligence* 2 (2017), pp. 345-358.

26. Ma, Songchen, Jing Pei, Weihao Zhang, Guanrui Wang, Dahu Feng, Fangwen Yu, Chenhang Song, Huanyu Qu, Cheng Ma, Mingsheng Lu, Faqiang Liu, Wenhao Zhou, Yujie Wu, Yihan Lin, Hongyi Li, Taoyi Wang, Jiuru Song, Xue Liu, Guoqi Li, Rong Zhao and Luping Shi. "Neuromorphic computing chip with spatiotemporal elasticity for multi-intelligent-tasking robots." *Science Robotics* 7 (2022).
27. Kim, Taeyoon, Suman Hu, Jaewook Kim, Joon Young Kwak, Jongkil Park, Suyoun Lee, Inho Kim, Jongkil Park and Yeonjoo Jeong. "Spiking Neural Network (SNN) With Memristor Synapses Having Non-linear Weight Update." *Frontiers in Computational Neuroscience* 15 (2021).
28. Kim, Seung Ju, Sang Bum Kim and Ho Won Jang. "Competing memristors for brain-inspired computing." *iScience* 24 (2020).
29. Camuñas-Mesa, Luis A., Bernabé Linares-Barranco and Teresa Serrano-Gotarredona. "Neuromorphic Spiking Neural Networks and Their Memristor-CMOS Hardware Implementations." *Materials* 12 (2019).
30. Xu, Wei, Jingjuan Wang and Xiaobing Yan. "Advances in Memristor-Based Neural Networks." *Frontiers in Nanotechnology* (2021).

Lemeshko A.V., Antonenko A.V., Petryk A.V., Myronov S.O. NEUROMORPHY SYSTEMS AS A TOOL FOR IMPLEMENTATION OF ARTIFICIAL INTELLIGENCE

The article is devoted to an overview of the design of neuromorphic systems capable of imitating the work of biological neurons and synapses, simulating the cognitive processes of the human brain, and is considered one of the key directions in the field of artificial intelligence. The article discloses research aimed at the development of new computing paradigms and hardware implementation of neural network models, which are moving to a new stage - the technological level reached in the world allows creating systems on a crystal containing millions of artificial neurons and synapses. It turned out that today projects in the field of neuromorphic chips are conducted by many global players - from technological giants to startups. Neuromorphic systems are an important direction in the development of artificial intelligence, as they allow to imitate the work of biological neurons and synapses and model the cognitive processes of the human brain. Research aimed at the development of new computational paradigms and hardware implementation of neural network models allows creating systems on a crystal that contain millions of artificial neurons and synapses. This opens up new opportunities for creating intelligent systems capable of performing complex tasks in real time. It was found that the principle of building neuromorphic systems is that they should imitate the work of the biological brain, using the properties of neurons and synapses. For this, it is necessary to ensure the interaction between neurons and synapses, which is achieved with the help of a network of electronic components, which allows the transmission of signals between neurons and synapses. Neuromorphic systems can be built on the basis of various materials, for example, on silicon chips, which allows to obtain a large number of neurons and synapses on one chip. One of the most important challenges for developers of neuromorphic systems is the implementation of effective methods of learning neural networks. It has been found that traditional machine learning methods such as error backpropagation may not be effective for neuromorphic systems because they require a large amount of computation. The article discusses the general principles of building neuromorphic systems and methods of implementing neural networks, presents an overview of promising projects in the field of neuromorphic computing.

Key words: memristor, neural network, neuromorphic systems, Artificial Intelligence, phoneyman processors, synapses.